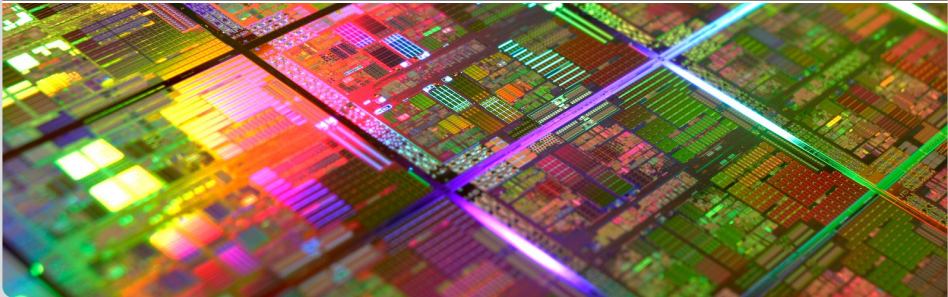


RO-Tutorien 15 und 16

Tutorien zur Vorlesung "Rechnerorganisation"

Tutorienwoche 11 am 06.07.2011



Heute

- Themenübersicht
- Übungsaufgaben

- Die folgende Liste ist nicht abschließend
- Klausurrelevant ist der gesamte in der Vorlesung und Übung behandelte Stoff

- Grundlegende Begriffe/Definitionen
 - Was besagt das Mooresches Gesetz?
 - Was beschreibt das Y-Diagramm?
 - Wie ist eine Speicherhierarchie aufgebaut?
 - Was heißt RISC und CISC? Worum handelt es sich bei MIPS?
 - Was ist eine Load-Store-Architektur?
 - ... und so weiter!
- Kenntnis der verschiedenen verwendeten Zahlensysteme
 - Binärsystem
 - Oktalsystem
 - Dezimalsystem
 - Hexadezimalsystem
- Umrechnen zwischen den Zahlensystemen
 - Euklidischer Algorithmus
 - Horner-Schema

- Grundlegende Begriffe/Definitionen
 - Was besagt das Mooresches Gesetz?
 - Was beschreibt das Y-Diagramm?
 - Wie ist eine Speicherhierarchie aufgebaut?
 - Was heißt RISC und CISC? Worum handelt es sich bei MIPS?
 - Was ist eine Load-Store-Architektur?
 - ... und so weiter!
- Kenntnis der verschiedenen verwendeten Zahlensysteme
 - Binärsystem
 - Oktalsystem
 - Dezimalsystem
 - Hexadezimalsystem
- Umrechnen zwischen den Zahlensystemen
 - Euklidischer Algorithmus
 - Horner-Schema

- Grundlegende Begriffe/Definitionen
 - Was besagt das Mooresches Gesetz?
 - Was beschreibt das Y-Diagramm?
 - Wie ist eine Speicherhierarchie aufgebaut?
 - Was heißt RISC und CISC? Worum handelt es sich bei MIPS?
 - Was ist eine Load-Store-Architektur?
 - ... und so weiter!
- Kenntnis der verschiedenen verwendeten Zahlensysteme
 - Binärsystem
 - Oktalsystem
 - Dezimalsystem
 - Hexadezimalsystem
- Umrechnen zwischen den Zahlensystemen
 - Euklidischer Algorithmus
 - Horner-Schema

- Grundkenntnisse in C
 - Kenntnis der C-Operatoren
 - Kenntnis der C-Kontrollstrukturen
 - Verständnis von C-Zeigern und ihren Operationen
 - Verständnis von (kleinen) C-Programmen
- Von-Neumann-Rechner
 - Grundsätzlicher Aufbau (Komponenten, Strukturen, ...)
 - Befehlszyklus
- MIMA
 - Was ist die MIMA?
 - Aufbau, Register, Busstruktur, Befehle, Mikrobefehle, etc.

- Grundkenntnisse in C
 - Kenntnis der C-Operatoren
 - Kenntnis der C-Kontrollstrukturen
 - Verständnis von C-Zeigern und ihren Operationen
 - Verständnis von (kleinen) C-Programmen
- Von-Neumann-Rechner
 - Grundsätzlicher Aufbau (Komponenten, Strukturen, ...)
 - Befehlszyklus
- MIMA
 - Was ist die MIMA?
 - Aufbau, Register, Busstruktur, Befehle, Mikrobefehle, etc.

- Grundkenntnisse in C
 - Kenntnis der C-Operatoren
 - Kenntnis der C-Kontrollstrukturen
 - Verständnis von C-Zeigern und ihren Operationen
 - Verständnis von (kleinen) C-Programmen
- Von-Neumann-Rechner
 - Grundsätzlicher Aufbau (Komponenten, Strukturen, ...)
 - Befehlszyklus
- MIMA
 - Was ist die MIMA?
 - Aufbau, Register, Busstruktur, Befehle, Mikrobefehle, etc.

■ MIPS-Architektur

- Grundlegender Aufbau (Register, Befehlsformate, etc.)
- Kenntnis der wichtigen MIPS-Befehle
- MIPS-Assemblercode lesen, verstehen und selbst schreiben können
- Was ist ein Pseudobefehl? Ein Beispiel?
- Was ist eine Assemblerdirektive? Welche gibt es?
- Wie funktionieren Systemaufrufe in MIPS?

■ Pipelining

- Wozu dient Pipelining? Wie funktioniert es?
- Leistungskennzahlen kennen und berechnen können
- Verständnis der Aufgaben der einzelnen Pipelineinstufen bei MIPS/DLX
- Verständnis des Datenpfads bei MIPS/DLX

■ MIPS-Architektur

- Grundlegender Aufbau (Register, Befehlsformate, etc.)
- Kenntnis der wichtigen MIPS-Befehle
- MIPS-Assemblercode lesen, verstehen und selbst schreiben können
- Was ist ein Pseudobefehl? Ein Beispiel?
- Was ist eine Assemblerdirektive? Welche gibt es?
- Wie funktionieren Systemaufrufe in MIPS?

■ Pipelining

- Wozu dient Pipelining? Wie funktioniert es?
- Leistungskennzahlen kennen und berechnen können
- Verständnis der Aufgaben der einzelnen Pipelineinstufen bei MIPS/DLX
- Verständnis des Datenpfads bei MIPS/DLX

■ Abhängigkeiten und Konflikte

- Kenntnis der verschiedenen Typen von Abhängigkeiten, insbesondere Datenabhängigkeiten
- Erkennen von Abhängigkeiten in einem gegebenen Programmstück
- Bestimmung, ob eine bestimmte Abhängigkeit bei gegebener Pipeline zum Konflikt führt
- Kenntnis von SW- und HW-Methoden zum Verhindern von Pipeline-Konflikten

■ Halbleiterspeicher

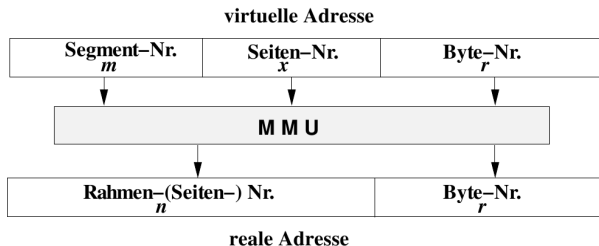
- Kenntnis der verschiedenen Halbleiterspeichertypen
- Organisation von Halbleiterspeicher (Matrixaufbau)
- Wie ist eine SRAM- oder DRAM-Zelle aufgebaut (in CMOS-Technik)?
- Verständnis der DRAM-Timingparametern

- Abhängigkeiten und Konflikte
 - Kenntnis der verschiedenen Typen von Abhängigkeiten, insbesondere Datenabhängigkeiten
 - Erkennen von Abhängigkeiten in einem gegebenen Programmstück
 - Bestimmung, ob eine bestimmte Abhängigkeit bei gegebener Pipeline zum Konflikt führt
 - Kenntnis von SW- und HW-Methoden zum Verhindern von Pipeline-Konflikten
- Halbleiterspeicher
 - Kenntnis der verschiedenen Halbleiterspeichertypen
 - Organisation von Halbleiterspeicher (Matrixaufbau)
 - Wie ist eine SRAM- oder DRAM-Zelle aufgebaut (in CMOS-Technik)?
 - Verständnis der DRAM-Timingparametern

- CPU-Caches
 - Wozu dient ein Cache? Was meint man mit zeitlicher und örtlicher Lokalität?
 - Kenntnis des grundsätzlichen Aufbaus eines Caches
 - Orthogonale Entwurfskriterien von Caches (Assoziativität, Aktualisierungsstrategie, Ersetzungsstrategie usw.)
 - Nachvollziehen der Arbeitsweise eines Caches, Simulation “von Hand”
- Virtuelle Speicherverwaltung
 - Warum benutzt man virtuelle Speicherverwaltung?
 - Was ist der Unterschied zwischen Segmentierung und Paging?
 - Verständnis der Verwaltung in ein- oder mehrstufigen Seiten-/Segmenttabellen
 - Übersetzung von virtuellen Adressen bei gegebener/-n Seiten-/Segmenttabelle(n)

- CPU-Caches
 - Wozu dient ein Cache? Was meint man mit zeitlicher und örtlicher Lokalität?
 - Kenntnis des grundsätzlichen Aufbaus eines Caches
 - Orthogonale Entwurfskriterien von Caches (Assoziativität, Aktualisierungsstrategie, Ersetzungsstrategie usw.)
 - Nachvollziehen der Arbeitsweise eines Caches, Simulation “von Hand”
- Virtuelle Speicherverwaltung
 - Warum benutzt man virtuelle Speicherverwaltung?
 - Was ist der Unterschied zwischen Segmentierung und Paging?
 - Verständnis der Verwaltung in ein- oder mehrstufigen Seiten-/Segmenttabellen
 - Übersetzung von virtuellen Adressen bei gegebener/-n Seiten-/Segmenttabelle(n)

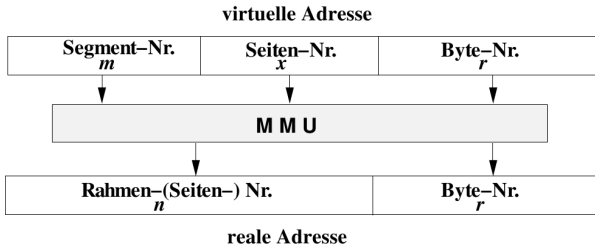
Übungsaufgabe 1



Die Speicherverwaltung in einem Rechnersystem geschieht zweistufig über eine Segmenttabelle und eine Seitentabelle.

- Geben Sie die Größe des maximal verfügbaren virtuellen Adressraums in Byte an. In wieviele Segmente wird der virtuelle Adressraum unterteilt?

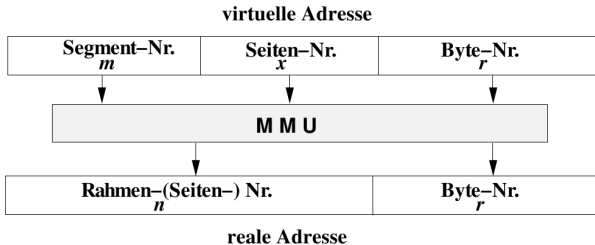
Übungsaufgabe 1



Die Speicherverwaltung in einem Rechnersystem geschieht zweistufig über eine Segmenttabelle und eine Seitentabelle.

- Wieviele Seiten können in einem Segment im virtuellen Adressraum gespeichert werden? Geben Sie die Größe einer Seite in Byte an.

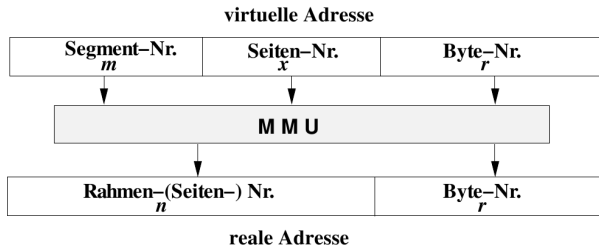
Übungsaufgabe 1



Die Speicherverwaltung in einem Rechnersystem geschieht zweistufig über eine Segmenttabelle und eine Seitentabelle.

- Welche Informationen enthält ein Segment-Deskriptor?

Übungsaufgabe 1



Die Speicherverwaltung in einem Rechnersystem geschieht zweistufig über eine Segmenttabelle und eine Seitentabelle.

- Was sind die Vorteile bzw. Nachteile einer solchen zweistufigen Adressumsetzung gegenüber einer reinen Seitenverwaltung?

Übungsaufgabe 2

Gegeben sei eine Speicherverwaltungseinheit (MMU). Der virtuelle Speicher ist in 8 Seiten mit je 1 KByte unterteilt. Der physikalische Speicher hat eine Kapazität von 4 KByte.

Zustand der Seitentabelle:

Virtuelle Seitennr.	0	1	2	3	4	5	6	7
Physikalische Kachelnr.	-	-	1	3	-	0	2	-

- Skizzieren Sie die Unterteilung der 32 Bit breiten virtuellen Adresse.

Übungsaufgabe 2

Gegeben sei eine Speicherverwaltungseinheit (MMU). Der virtuelle Speicher ist in 8 Seiten mit je 1 KByte unterteilt. Der physikalische Speicher hat eine Kapazität von 4 KByte.

Zustand der Seitentabelle:

Virtuelle Seitennr.	0	1	2	3	4	5	6	7
Physikalische Kachelnr.	-	-	1	3	-	0	2	-

- Ermitteln Sie die physikalischen Adressen zu den folgenden virtuellen Adressen:

2100, 4095, 5620, 6200, 1023

Übungsaufgabe 2

Gegeben sei eine Speicherverwaltungseinheit (MMU). Der virtuelle Speicher ist in 8 Seiten mit je 1 KByte unterteilt. Der physikalische Speicher hat eine Kapazität von 4 KByte.

Zustand der Seitentabelle:

Virtuelle Seitennr.	0	1	2	3	4	5	6	7
Physikalische Kachelnr.	-	-	1	3	-	0	2	-

- Unter welchen Bedingungen wird eine Beschleunigung der Adressumsetzung durch einen Translation Lookaside Buffer (TLB) erreicht?

Übungsaufgabe 3

Gegeben sei eine Speicherverwaltungseinheit (MMU) mit einer Seitengröße von 1 KByte, 8 virtuellen Seiten und 4 physikalischen Seiten (Frames, Kacheln).

Zustand der Seitentabelle:

Virtuelle Seitennr.	0	1	2	3	4	5	6	7
Physikalische Kachelnr.	3	1	-	-	2	-	0	-

- Skizzieren Sie die Unterteilung der 32 Bit breiten virtuellen Adresse.

Übungsaufgabe 3

Gegeben sei eine Speicherverwaltungseinheit (MMU) mit einer Seitengröße von 1 KByte, 8 virtuellen Seiten und 4 physikalischen Seiten (Frames, Kacheln).

Zustand der Seitentabelle:

Virtuelle Seitennr.	0	1	2	3	4	5	6	7
Physikalische Kachelnr.	3	1	-	-	2	-	0	-

- Ermitteln Sie die physikalischen Adressen zu den folgenden virtuellen Adressen:

1023, 1024, 4204, 6200

Übungsaufgabe 3

Gegeben sei eine Speicherverwaltungseinheit (MMU) mit einer Seitengröße von 1 KByte, 8 virtuellen Seiten und 4 physikalischen Seiten (Frames, Kacheln).

Zustand der Seitentabelle:

Virtuelle Seitennr.	0	1	2	3	4	5	6	7
Physikalische Kachelnr.	3	1	-	-	2	-	0	-

Zur Beschleunigung der Adressberechnung soll ein Cache-Speicher als Translation Lookaside Buffer (TLB) eingesetzt werden, der die letzten 32 Einträge aus dem Seitentabellen-Verzeichnis und der Seitentabelle speichert.

- Unter welchen Bedingungen wird eine Beschleunigung der Adressumsetzung durch den TLB erreicht?

Übungsaufgabe 3

Gegeben sei eine Speicherverwaltungseinheit (MMU) mit einer Seitengröße von 1 KByte, 8 virtuellen Seiten und 4 physikalischen Seiten (Frames, Kacheln).

Zustand der Seitentabelle:

Virtuelle Seitennr.	0	1	2	3	4	5	6	7
Physikalische Kachelnr.	3	1	-	-	2	-	0	-

Zur Beschleunigung der Adressberechnung soll ein Cache-Speicher als Translation Lookaside Buffer (TLB) eingesetzt werden, der die letzten 32 Einträge aus dem Seitentabellen-Verzeichnis und der Seitentabelle speichert.

- Wie breit ist der Tag eines Cache-Eintrags? Gehen Sie dabei von einer n Bit breiten virtuellen Adresse, einer m Bit breiten physikalischen Adresse und einer Seitengröße von 4 KByte aus.



I TAKE THE JURASSIC PARK APPROACH TO PARENTING.

Quelle: <http://xkcd.com/531/>